

S09 **ICRA 2007****SIMPOSIO VII JORNADAS SOBRE COMPUTACIÓN RECONFIGURABLE Y APLICACIONES 2007****■ Presidentes**

- Eduardo Boemo / Universidad Autónoma de Madrid
- Sergio Cuenca Asensi / Universidad de Alicante

**■ Comité local**

- Gustavo Sutter / Universidad Autónoma de Madrid
- Miguel Ángel Vega-Rodrigues / Universidad de Extremadura

**■ Comité de organización**

- Alberto Prieto Espinosa / Universidad de Granada
- Eduardo Boemo Scalvinoni / Universidad Autónoma de Madrid
- Eduardo Sánchez / Escuela Politécnica Federal de Laussane, Suiza
- Francisco Pelayo Valle / Universidad de Granada
- Joan Cabestany / Universidad Politécnica de Cataluña
- Jordi Carrabina Bordoll / Universidad Autónoma de Barcelona
- Juan Manuel Sánchez Pérez / Universidad de Extremadura
- Juan Suardiáz Muro / Universidad Politécnica de Cartagena
- Miguel Ángel Aguirre Echánove / Universidad de Sevilla
- Sergio Cuenca Asensi / Universidad de Alicante

**■ Comité de programa**

- Angel Grediaga / Universidad de Alicante
- Antoni Portero / Universidad Autónoma de Barcelona
- Antonio García Ríos / Universidad de Granada
- Antonio Torralba / Universidad de Sevilla
- Carlos Amuchastegui / Universidad del País Vasco
- Denis Navarro / Universidad de Zaragoza
- Diego Gómez Vela / Universidad de Cádiz
- Eduardo de la Torre / Universidad Politécnica de Madrid
- Enrique Mandado Pérez / Universidad de Vigo
- Fernando Pardo / Universidad de Valencia
- Fernando Rincón / Universidad de Castilla la Mancha
- Francisco Gómez Arribas / Universidad Autónoma de Madrid
- Francisco Ibarra Picó / Universidad de Alicante
- Francisco Javier Marín Martín / Universidad de Málaga
- Gustavo Sutter / Universidad Autónoma de Madrid
- Javier Valls Coquillat / Universidad Politécnica de Valencia
- Jean Pierre Deschamps / Universidad Rovira i Virgill
- Joan Figueras / Universidad Autónoma de Madrid
- José Luís Martín González / Universidad del País Vasco
- José María Granado Criado / Universidad de Extremadura

- Juan Antonio Gómez Pulido / Universidad de Extremadura
- Juan José Serrano Martín / Universidad Politécnica de Valencia
- Lluís Ribas / Universidad Autónoma de Barcelona
- Manuel Mazo Quintas / Universidad de Alcalá de Henares
- Manuel Moreno Aróstegui / Universidad Politécnica de Cataluña
- Marcos Sanchez-Elez / Universidad Complutense de Madrid
- Miguel Ángel Vega Rodríguez / Universidad Extremadura
- Moisés Serra / Universidad de Vic
- Nelson Acosta / Universidad Nacional del Centro, Argentina
- Román Hermida / Universidad Complutense de Madrid
- Sergio López-Buedo / Universidad Autónoma de Madrid

## ■ Actividades Plenarias

HORA	ACTIVIDAD	SALA	UBICACIÓN
<b>■ MARTES 11 DE SEPTIEMBRE DE 2007</b>			
19:30	Acto de inauguración del CEDI	Mozart	Auditorio
20:00	Conferencia inaugural: "The Microprocessor Ten Years from Now: Why it is Relevant to all Informatics"; Prof. Yale Patt	Mozart	Auditorio
21:15	"Grupo Folklórico El Pilar" y Recepción	Mozart	Auditorio
<b>■ MIÉRCOLES 12 DE SEPTIEMBRE DE 2007</b>			
12:45	Mesa Redonda I: La situación y el futuro de la Investigación (en Informática) en España	Mozart	Auditorio
21:00	Recepción en el Excmo. Ayuntamiento de Zaragoza	Ayuntamiento	
<b>■ JUEVES 13 DE SEPTIEMBRE DE 2007</b>			
12:45	Mesa Redonda II: Carrera profesional en informática ¿Influye ser mujer?	Mozart	Auditorio
21:30	Entrega Premios de Informática (Cena de Clausura)	Finca Sansui	
<b>■ VIERNES 14 DE SEPTIEMBRE DE 2007</b>			
12:45	Mesa Redonda III: Futuras ediciones del CEDI y actividades inter-congreso	Mozart	Auditorio
13:30	Clausura	Mozart	Auditorio
16:30	Visita guiada a la ciudad		

## ■ Actividades Específicas del Simposio

### SESIONES

HORA	SESIÓN	SALA	UBICACIÓN
<b>■ MIÉRCOLES 12 DE SEPTIEMBRE DE 2007</b>			
9:00-10:30	Conferencia invitada	Aula 8	Facultad de Ciencias - Edificio Matemáticas
11:00-12:30	Visión	Aula 8	Facultad de Ciencias - Edificio Matemáticas
16:30-17:20	Tutorial 1: Sistemas asíncronos sobre FPGAs / Arquitecturas SoC/NoC	Aula 8	Facultad de Ciencias - Edificio Matemáticas
18:30-20:00	DSP y Aritmética de Computadores	Aula 8	Facultad de Ciencias - Edificio Matemáticas

■ JUEVES 13 DE SEPTIEMBRE DE 2007			
9:00-10:30	Criptografía y seguridad	Aula 8	Facultad de Ciencias - Edificio Matemáticas
11:00-12:30	Lenguajes de Alto Nivel	Aula 8	Facultad de Ciencias - Edificio Matemáticas
16:30-17:20	Tutorial 2: Application-driven research in partial reconfiguration / Educación	Aula 8	Facultad de Ciencias - Edificio Matemáticas
18:30-20:00	Reconfiguración y Aplicaciones / Mesa Redonda: Tecnología de Computadores - Propuesta de contenidos y técnicas docentes en la titulación de Ingeniería Informática.	Aula 8	<ul style="list-style-type: none"> <li>• Facultad de Ciencias - Edificio Matemáticas</li> <li>• Escuela Universitaria de Estudios Sociales</li> </ul>

## ■ Contenido de las Sesiones

### ■ Sesión 12.1. Conferencia invitada

■ 12-09-2007 / 9:00-10:30 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

**Título:** *Optimizing DSP Algorithms for Hardware Implementation*

**Conferenciante:** Pierluigi Lo Muzio / Synplyfy Inc.

### ■ Sesión 12.2. Visión

■ 12-09-2007 / 11:00-12:30 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

#### *El sistema Vision2Sound*

Christian Morillas / Universidad Jaén / Samuel Romero / Universidad Jaén / Francisco Pelayo / Universidad Granada / Juan P. Cobos / Universidad Granada / Alberto Prieto / Universidad Granada

#### *Herramienta de generación automática de sistemas de visión hardware*

Lucas Leiva / UNCPBA, Argentina / Martín Vázquez / UNCPBA, Argentina / Nelson Acosta / UNCPBA, Argentina / Gustavo Sutter / Universidad Autónoma de Madrid

#### *Procesador hardware auto-reconfigurable de huella dactilar*

Francisco Fons / Universidad Rovira i Virgili / Mariano Fons / Universidad Rovira i Virgili / Enrique Cantó / Universidad Rovira i Virgili / Mariano López / Universidad Politécnica de Cataluña

#### *Procesador de alineamiento de huellas dactilares*

Mariano Fons / Universidad Rovira i Virgili / Francisco Fons / Universidad Rovira i Virgili / Enrique Cantó / Universidad Rovira i Virgili / Mariano López / Universidad Politécnica de Cataluña

### ■ Sesión 12.3. Tutorial 1: Sistemas asíncronos sobre FPGAs

■ 12-09-2007 / 16:30-17:20 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

#### *Sistemas asíncronos sobre FPGAs*

Javier D. García Lasheras / Universidad Pública de Navarra

### ■ Sesión 12.3bis. Arquitecturas SoC/NoC

■ 12-09-2007 / 17:20-18:00 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

#### *Exploración del espacio de diseño en sistemas CSoc mediante modelos TLM*

Raúl Mateos / Universidad Alcalá / José L. Lázaro / Universidad Alcalá / Ignacio Bravo / Universidad Alcalá

#### *Un sistema HW reconfigurable y flexible para la ejecución de aplicaciones de propósito general. Obtención de tareas reubicables y bus de interconexión entre las mismas*

Ángel L. González / Universidad Complutense de Madrid / Hortensia Mecha / Universidad Complutense de Madrid / Daniel Mozos / Universidad Complutense de Madrid / Julio Septién / Universidad Complutense de Madrid

*Un ejemplo de implantación de una distribución Linux en un SoC basado en hardware libre*

Alejandro Muñoz / Universidad Sevilla / Enrique Ostua / Universidad Sevilla / Paulino Ruiz-de-Clavijo / Universidad Sevilla / Manuel J. Bellido / Universidad Sevilla / Alejandro Millán / Universidad Sevilla / Julián Viejo / Universidad Sevilla / Jorge Juan / Universidad Sevilla / David Guerrero / Universidad Sevilla

*Implementación eficiente de sistemas GALS sobre FPGAs*

Javier D. García / Universidad Pública de Navarra

■ **Sesión 12.4. DSP y Aritmética de Computadores**

■ 12-09-2007 / 18:30-20:00 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

*Diseño de un conversor de IF a Banda-Base de bajo consumo para señales de Banda Ancha*

Asun Pérez / Universidad Politécnica de Valencia / Trini Sansaloni / Universidad Politécnica de Valencia / Vicente Torres / Universidad Politécnica de Valencia / Vicent Almenar / Universidad Politécnica de Valencia / Javier Valls / Universidad Politécnica de Valencia

*Sistema de compresión de la señal de fonocardiograma*

F. Javier Toledo / Universidad Politécnica de Cartagena / Antonio Legaz / Universidad Politécnica de Cartagena / J. Javier Martínez / Universidad Politécnica de Cartagena / Juan Martínez / Universidad Politécnica de Cartagena / Ramón Ruiz / Universidad Politécnica de Cartagena

*Implementación de algoritmos multiplicativos para el cálculo de la división en FPGAs Virtex-4 y Virtex-5 de Xilinx*

Roberto Gutiérrez / Universidad Miguel Hernández / Javier Valls / Universidad Politécnica de Valencia

*Implementation of two Greatest Common Divisor algorithms on FPGA*

Pablo Costi / Universidad Politécnica de Valencia / Roberto Gutiérrez / Universidad Miguel Hernández

■ **Sesión 13.1. Criptografía y Seguridad**

■ 13-09-2007 / 9:00-10:30 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

*Implementación reconfigurable paralela y supersegmentada del algoritmo criptográfico IDEA*

José M. Granado / Universidad Extremadura / Miguel A. Vega / Universidad Extremadura / Juan M. Sánchez / Universidad Extremadura / Juan A. Gómez / Universidad Extremadura

*Aplicación de los dispositivos reconfigurables en el cifrado y autenticación de datos a alta velocidad*

Ekaitz Olaguenaga / Universidad País Vasco / Armando Astarloa / Universidad País Vasco / Unai Bidarte / Universidad País Vasco / Jaime Jiménez / Universidad País Vasco / José L. Martín / Universidad País Vasco

*Sistema de archivos seguro autoreconfigurable para Linux embebido*

César Pedraza / Universidad Rey Juan Carlos / Javier Castillo / Universidad Rey Juan Carlos / Pablo Huerta / Universidad Rey Juan Carlos / Carlos Sánchez / Universidad Rey Juan Carlos / José I. Martínez / Universidad Rey Juan Carlos

*Implementación reconfigurable de multiplicadores e inversores canónicos sobre cuerpos binarios  $GF(2^m)$*

David Oña / Universidad Complutense de Madrid / José L. Imaña / Universidad Complutense de Madrid

### ■ Sesión 13.2. Lenguajes de Alto nivel

■ 13-09-2007 / 11:00-12:30 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

*CSDL y GLIDER: herramientas para el diseño e implementación en FPGAs de estructuras celulares*  
Néstor Ferrando / Universidad Politécnica de Valencia / Joaquín Cerdá / Universidad Politécnica de Valencia / Rafael Gaeda / Universidad Politécnica de Valencia / Fernando Mateo / Universidad Politécnica de Valencia

*Evaluación de metodologías para la implementación de un módulo FFT/IFFT sobre FPGA mediante herramientas a nivel de sistema*

Julián Viejo / Universidad Sevilla / Alejandro Millán / Universidad Sevilla / Manuel J. Bellido / Universidad Sevilla / Jorge Juan / Universidad Sevilla / Paulino Ruiz-de-Clavijo / Universidad Sevilla / David Guerrero / Universidad Sevilla / Enrique Ostua / Universidad Sevilla / Alejandro Muñoz / Universidad Sevilla

*Utilización de Inferencia de tipos en la generación de circuitos específicos para FPGAs*

José M. Claver / Universidad Valencia / Germán León / Universidad Jaume I

*Evaluación de servidores web embebidos en FPGAs*

Sergio Cuenca / Universidad Alicante / Héctor Llorens / Universidad Alicante / Marco Albero / Universidad Alicante

### ■ Sesión 13.3. Tutorial 2: Application-driven research in parallel reconfiguration

■ 13-09-2007 / 16:30-17:20 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

*Application-driven research in partial reconfiguration*

Juanjo Noguera / Xilinx Labs. Dublin

**Resumen:** Partial Reconfiguration (PR) is a unique feature of Xilinx FPGA's that allows the reconfiguration of a part of the device while the rest of the FPGA continues operating. This approach, where the application functionality is time-multiplexed on the FPGA has been widely addressed by many researchers in academia, proposing multiple architectures and techniques for hardware virtualization but without a clear focus on the application perspective. The main goal of this talk is to propose a change in the current approach. Thus, we believe that applications or application domains, and not architectures, should drive the research in partial reconfiguration. Using this application-focussed view of partial reconfiguration, we introduce the need for high-level domain-specific design tools that enable the users to specify the behaviour of the application and how the system should react to changes in its environment. Several examples using the networking domain will be provided.

**Bio:** Juanjo Noguera obtained his B.Sc. degree in Computer Science from the Autonomous University of Barcelona (Barcelona, Spain) in 1997. He obtained his PhD degree in Computer Science from the Technical University of Catalonia (Barcelona, Spain) in 2005. He worked for the Spanish National Centre for Microelectronics, the Technical University of Catalonia and Hewlett-Packard Inkjet Commercial Division. Since January 2006 he is with Xilinx Research Labs Ireland.

### ■ Sesión 13.3bis. Educación

■ 13-09-2007 / 17:20-18:00 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

*Desarrollo de habilidades en diseño sobre FPGA's e interfaz humano-máquina*

Javier Aldana / Inst. Tecnológico de Mérida, México / Wen Lin / Inst. Tecnológico de Mérida, México / Alejandro Castillo / Universidad Autónoma de Yucatán, México / Javier Vázquez / Universidad de Quintana Roo, México / Jaime Ortegón / Universidad de Quintana Roo, México / Oscar Sánchez / Universidad Autónoma de Yucatán, México

*GNU autotools para proyectos hardware*

Carlos Sánchez / Universidad Rey Juan Carlos / Pablo Huerta / Universidad Rey Juan Carlos / Javier Castillo / Universidad Rey Juan Carlos / César Pedraza / Universidad Rey Juan Carlos / José I. Martínez / Universidad Rey Juan Carlos

*Implementación hardware de un controlador desacoplado mediante cancelación polo-cero*

Basil M. Al-Hadithi / Universidad Alfonso X / Juan Suardíaz / Universidad Politécnica de Cartagena / Juan A. López / Universidad Politécnica de Cartagena

■ **Sesión 13.4. Reconfiguración y Aplicaciones**

■ 13-09-2007 / 18:30-20:00 / AULA 8 / FACULTAD DE CIENCIAS - EDIFICIO MATEMÁTICAS

*Un sistema para la gestión eficiente del HW reconfigurable*

Carlos González / Universidad Complutense de Madrid / Juan A. Clemente / Universidad Complutense de Madrid / José L. García / Universidad Complutense de Madrid / Javier Resano / Universidad Complutense de Madrid / Daniel Mozos / Universidad Complutense de Madrid

*Arquitectura hardware para sistemas autoadaptativos*

José A. Casas / Universidad Politécnica de Cataluña / Juan M. Moreno / Universidad Politécnica de Cataluña / Jordi Madrenas / Universidad Politécnica de Cataluña / Joan Cabestany / Universidad Politécnica de Cataluña

*Diseño y prototipado de un procesador para el cálculo de la cobertura en el diseño de redes de radiocomunicaciones*

Juan A. Gómez / Universidad Extremadura / Miguel A. Vega / Universidad Extremadura / Silvio Mendes / Inst. Politécnico de Leiria, Portugal / Juan M. Sánchez / Universidad Extremadura

*Sistema inteligente de regulación de semáforos de LEDs basado en tecnología PLC*

Miguel Á. Fernández / Universidad Politécnica de Madrid / Ramón Martínez / Universidad Politécnica de Madrid / Miguel Calvo / Universidad Politécnica de Madrid / Luis Cuéllar / Universidad Politécnica de Madrid

■ **Sesión 13.4bis. Mesa Redonda: Tecnología de Computadores - Propuesta de contenidos y técnicas docentes en la titulación de Ingeniería Informática**

■ 13-09-2007 / 18:30-20:00 / AULA 8 / ESCUELA UNIVERSITARIA DE ESTUDIOS SOCIALES

**Moderador:** José Miró / Universidad de les Illes Balears

**Ponentes invitados:** Francisco Pelayo Valle / Universidad de Granada